

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-157527

(43)Date of publication of application : 20.06.1989

(51)Int.Cl.

H01L 21/30

G03C 5/00

G03F 7/00

(21)Application number : 62-315813

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 14.12.1987

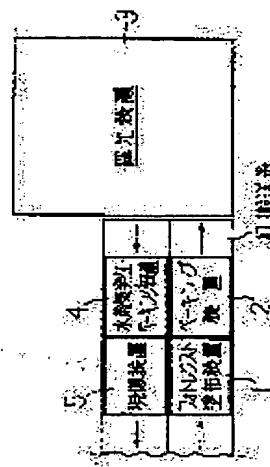
(72)Inventor : ITO YASUSHI
URAYAMA KAZUHIKO

(54) FORMATION OF PATTERN OF PHOTORESIST

(57)Abstract:

PURPOSE: To enhance sensitivity of a photoresist by a method wherein a semiconductor substrate coated with the photoresist is left in an atmosphere whose relative humidity has been specified during a period from an exposure operation to a developing operation.

CONSTITUTION: A semiconductor substrate which has been transferred by using a transfer system 10 is transported to a photoresist-coating apparatus 1; a photoresist is coated. Then, the substrate is transported to a baking apparatus 2; the photoresist coated on the semiconductor substrate is dried. Then, the substrate is transported to an exposure apparatus 3, and an exposure operation is executed. After the exposure operation, the substrate is transported to a steam-generating and baking apparatus 4; a baking operation is executed in an atmosphere whose relative humidity is nearly 90% or higher. After that, the substrate is transported to a developing apparatus 5; a developing operation is executed. As a result, without lowering sensitivity of the photoresist, its sensitivity can be rather enhanced; it is possible to reduce a variation in a line width during a period when the substrate is left from the exposure operation to the developing operation.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

THIS PAGE BLANK (USPTO)

⑬ 日本国特許庁(JP)

⑭ 特許出願公開

⑫ 公開特許公報(A)

平1-157527

⑮ Int. Cl.⁴

識別記号

庁内整理番号

⑯ 公開 平成1年(1989)6月20日

H 01 L 21/30
G 03 C 5/00
G 03 F 7/00
H 01 L 21/30

3 6 1
3 2 1
3 6 1

K-7376-5F
7267-2H
Z-6906-2H
Q-7376-5F

審査請求 有 発明の数 1 (全6頁)

⑰ 発明の名称 フォトレジストのパターン形成方法

⑱ 特 願 昭62-315813

⑲ 出 願 昭62(1987)12月14日

⑳ 発 明 者 伊 藤 康 司 神奈川県川崎市幸区小向東芝町1 株式会社東芝総合研究所内

㉑ 発 明 者 浦 山 和 彦 神奈川県川崎市幸区小向東芝町1 株式会社東芝総合研究所内

㉒ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

㉓ 代 理 人 弁 理 士 佐 藤 一 雄 外2名

明 細 書

1. 発明の名称

フォトレジストのパターン形成方法

2. 特許請求の範囲

1. 半導体基板上にフォトレジストを塗布し、露光した後現像を行うことによりフォトレジストのパターンを形成するフォトレジストのパターン形成方法において、

露光した後現像するまでの間に前記フォトレジストが塗布された半導体基板を相対湿度がほぼ90%以上の雰囲気中に放置することを特徴とするフォトレジストのパターン形成方法。

2. 露光した後、前記半導体基板を相対湿度がほぼ90%以上の雰囲気中においてベーキング処理を行うことを特徴とする特許請求の範囲第1項記載のフォトレジストのパターン形成方法。

3. 露光した後、前記半導体基板を相対湿度がほぼ90%以上の雰囲気中に放置し、その後ベー

キング処理を行うことを特徴とする特許請求の範囲第1項記載のフォトレジストのパターン形成方法。

4. 露光した後にベーキング処理を行い、その後に前記半導体基板を相対湿度がほぼ90%以上の雰囲気中に放置することを特徴とする特許請求の範囲第1項記載のフォトレジストのパターン形成方法。

3. 発明の詳細な説明

〔発明の目的〕

(産業上の利用分野)

本発明は、半導体基板上にフォトレジストを塗布し、露光した後現像を行うことによりフォトレジストのパターンを形成するフォトレジストのパターン形成方法に関する。

(従来の技術)

従来、半導体基板上に微細パターンを形成させるには、半導体基板上にフォトレジストを塗布し、ベーキングし、露光した後に現像を行うか、もし

くは露光した後に再度ベーク処理を行い、この後に現像を行うという手順で行っている。

(発明が解決しようとする問題点)

この従来の方法を用いた場合、露光後の、現像処理までの放置時間に応じてフォトリソの溶剤が揮発し、フォトリソの線幅が太くなるという問題点が生ずる。

第5図に露光後の、現像処理までの放置時間によるフォトリソの線幅変化を示す。横軸は放置時間を示し、縦軸はフォトリソの線幅を示す。○印は放置時間を変えて実験したときのフォトリソの線幅の計測値をプロットしたものであり、グラフkは計測結果から推定される放置時間とフォトリソの線幅との関係を示す推定曲線である。このグラフkから、2時間程度の放置によって0.05(μm)程度フォトリソの線幅が太くなることがわかる。このことは、フォトリソの塗布から現像までの一連の処理を連続して行ってフォトリソのパターンを形成する場合に問題ないが、各処理を連続して行わない

場合は半導体基板間でフォトリソの線幅が異なってくることになる。又、フォトリソの種類によっては、露光後にベーク処理を行うと上記フォトリソの線幅の太りが更に加速される場合もある。露光直後現像した場合および露光後にベーク処理を行って現像した場合の露光時間によるフォトリソの線幅の変化を第6図に示す。横軸に露光時間(sec)を取り、縦軸にフォトリソの線幅(μm)を取ってある。露光時間を変えて実験したときのフォトリソの線幅の計測値を、露光直後現像した場合は○印でプロットし、露光後に110℃で60秒間のベーク処理を施した場合は△印でプロットしてある。これらの計測結果に基づいて推定した、露光直後現像した場合および露光後ベーク処理した場合の露光時間とフォトリソの線幅の関係を示すそれぞれの推定曲線 m_1 および m_2 を実線でプロットした。これらの推定曲線 m_1 および m_2 からフォトリソに30~40(sec)程度の感度低下が生じることがわかる。このことは、

— 3 —

1ロット(半導体基板24枚)処理当たり、40秒程度のスループット低下をもたらす。

本発明は、上記問題点を考慮してなされたものであって、フォトリソの感度を低下させることなく、むしろ感度を向上させることのできるフォトリソのパターン形成方法を提供することを目的とする。

[発明の構成]

(問題点を解決するための手段)

本発明は半導体基板上にフォトリソを塗布し、露光した後現像を行うことによりフォトリソのパターンを形成するフォトリソのパターン形成方法において、露光した後現像するまでの間にフォトリソが塗布された半導体基板を相対湿度がほぼ90%以上の雰囲気中に放置することを特徴とする。

(作用)

このように構成された本発明によるフォトリソのパターン形成方法によれば、実験結果からフォトリソが塗布された半導体基板を露光後

— 4 —

に相対湿度がほぼ90%以上の雰囲気中に放置することにより、フォトリソの感度を低下させることなく、むしろ感度を向上させることができ、しかも露光後、現像処理までの放置時間による線幅変動を少なくすることができる。

(実施例)

第1図に本発明によるフォトリソのパターン形成方法を実施する装置の一具体例を示す。この装置は、フォトリソ塗布装置1と、ベーク装置2と、露光装置3と、水蒸気発生・ベーク装置4と、現像装置5とを備えている。搬送系10によって搬送される半導体基板(図示せず)は、フォトリソ塗布装置1に運ばれ、フォトリソが塗布される。次にベーク装置2に運ばれ、半導体基板に塗布されたフォトリソが乾燥される。そして、露光装置3に運ばれ、露光される。露光後、水蒸気発生・ベーク装置4に運ばれ、相対湿度がほぼ90%以上の雰囲気中においてベーク処理が行われる。この後、現像装置5に送られて現像される。

— 5 —

—172—

— 6 —

第1図に示した水蒸気発生・ベーキング装置4の構造を第2図に示す。この装置4は、半導体基板を載せる支持台41と、この支持台41を取り囲む半密閉式チャンバ42と、水蒸気を発生してチャンバ42内に送り込む水蒸気発生部43とから成っている。水蒸気発生部43によって発生された水蒸気は、パイプ43aを介して分岐部43bに送られて分岐され、チャンバ42の底と接続されているパイプ43C₁、43C₂、43C₃、43C₄を介してチャンバ42に送られる。また、チャンバ42の側面にはチャンバ42内の相対湿度を検知するための湿度計44が設けられている。なお、半導体基板を載せる支持台41はホットプレートでも良い。

第2図に示すチャンバ42内の相対湿度をそれぞれ30%、40%、50%、60%、70%、80%、90%、および100%と変化させ、それぞれの湿度でチャンバ42内にフォトレジストが塗布された半導体基板を露光後300秒間放置した場合のフォトレジストの線幅の変化のグラフ

- 7 -

チャンバ42内に放置し、110℃でベーキング処理を60秒間行った場合の露光時間によるフォトレジストの線幅の変化を第4図に示す。横軸に露光時間(asec)を取り、縦軸にフォトレジストの線幅(μm)を取ってある。露光時間を変えて実験したときのフォトレジストの線幅の計測値を□印でプロットし、これらの計測結果に基づいて推定した、露光時間とフォトレジストの線幅の関係を示す推定曲線 m_3 を実線でプロットする。また、第6図に示した露光後にクリーンルームの通常の湿度(約30%)でベーキング処理を施した場合の推定曲線 m_2 も計測結果(Δ 印で示す)とともに第4図にプロットする。これらの推定曲線 m_2 および m_3 から、湿度が100%の雰囲気中でベーキング処理する方が、クリーンルーム湿度(約30%)でベーキング処理する場合に比べて、ほぼ20%程度フォトレジストの感度が向上することがわかる。

以上述べたように本実施例によればフォトレジストの感度を向上させ、しかも露光後、現像処理

を第3図に示す。このグラフからはほぼ90%以上の相対湿度で放置した場合にフォトレジストの感度が向上し、しかも線幅が安定することがわかる。

第7図は、露光後の半導体基板を第2図に示す装置を用い、湿度が過飽和状態にあるチャンバ内に放置し、現像を行った場合の、そのチャンバ内での放置時間とフォトレジストの線幅の関係を示すもので、グラフJは、その推定曲線である。

また第5図に示す、露光後の、現像処理までのフォトレジストの線幅変化の推定曲線Kも同時にプロットしている。これらの推定曲線より、湿度が過飽和状態にあるチャンバ内に露光後の半導体基板を放置すればクリーンルーム湿度で放置した場合に比べ線幅の変化が非常に少なくなることがわかる。

尚この場合、露光から水蒸気処理及び水蒸気処理から現像処理までの放置時間をできる限り短くする方が線幅の変化をより低減することができる。

第2図に示す装置を用いて、露光後の半導体基板を、湿度が過飽和状態(ほぼ100%)にある

- 8 -

までの放置時間による線幅変動を少なくすることができる。

〔発明の効果〕

本発明によればフォトレジストの感度を低下させることなく、むしろ感度を向上させ、しかも露光後、現像処理までの放置時間による線幅変動を少なくすることができる。

4. 図面の簡単な説明

第1図は本発明によるフォトレジストのパターン形成方法を実施する装置の一具体例を示すブロック図、第2図は第1図に示した水蒸気発生・ベーキング装置の構造を示す斜視図、第3図はフォトレジストが塗布された半導体基板を露光後水蒸気雰囲気中に300秒間放置したときの湿度とフォトレジストの線幅の関係を示す線図、第4図は露光後110℃で60秒間のベーキング処理を施した場合および同一処理を湿度100%の雰囲気中で行った場合の露光時間とフォトレジストの線幅との関係を示す線図、第5図は露光後の、現像

- 9 -

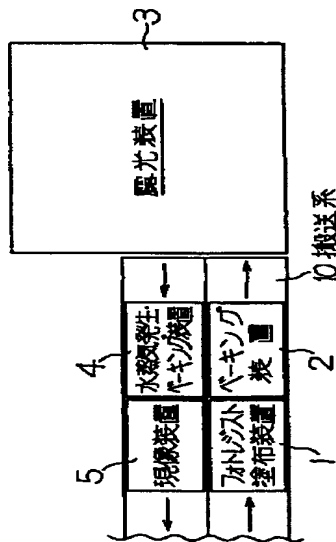
- 10 -

処理までの放置時間によるフォトリジストの線幅の変化を示す線図、第6図は露光直後に現像した場合と、露光後110で60秒間のベーキング処理を施した後に現像した場合の露光時間とフォトリジストの線幅の関係を示す線図、第7図は露光後の現像処理までの放置時間によるフォトリジストの線幅変化と露光後に湿度100%の雰囲気中に放置した後に現像処理を行った場合のその雰囲気中での放置時間によるフォトリジストの線幅の変化を示す線図である。

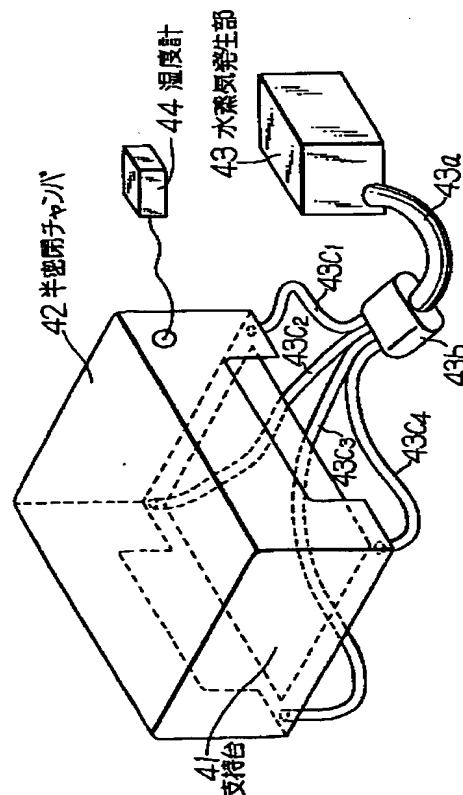
1…フォトリジスト塗布装置、2…ベーキング装置、3…露光装置、4…水蒸気発生・ベーキング装置、5…現像装置、10…搬送系。

出願人代理人 佐 藤 一 雄

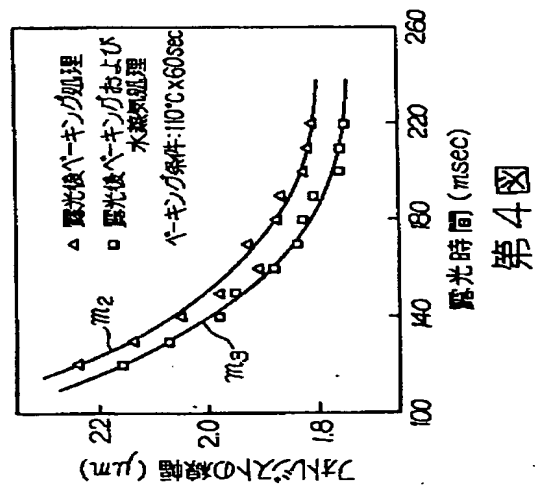
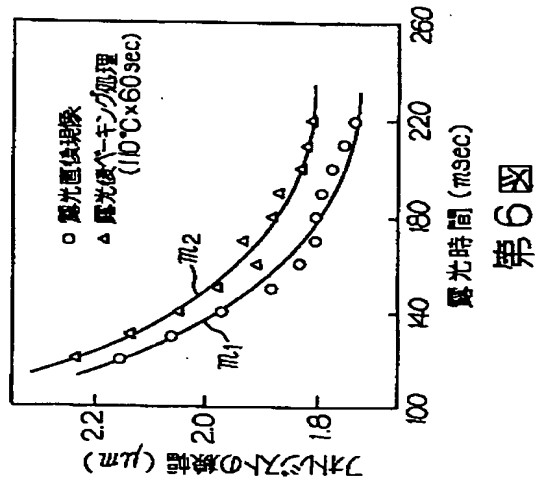
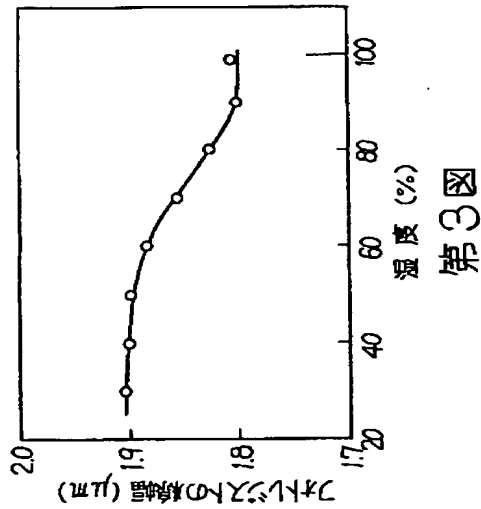
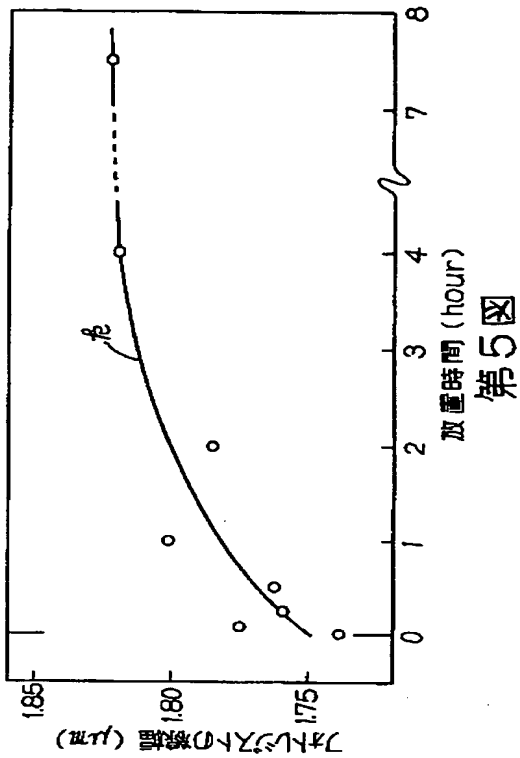
- 11 -

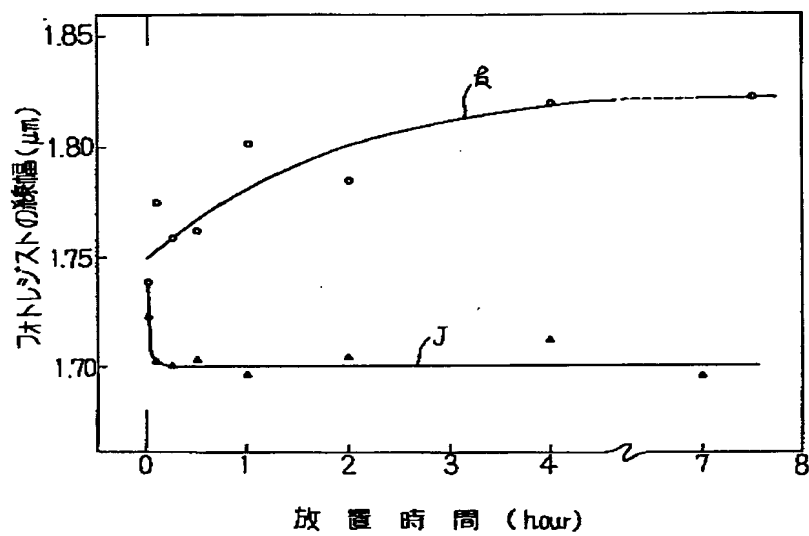


第1図



第2図





第7図